

**ГОУ ВПО «ДОНЕЦКИЙ НАЦИОНАЛЬНЫЙ УНИВЕРСИТЕТ»**  
**ФИЗИКО-ТЕХНИЧЕСКИЙ ФАКУЛЬТЕТ**  
**Кафедра Компьютерных технологий**

**УТВЕРЖДАЮ:**

проректор по научно-методической  
и учебной работе

\_\_\_\_\_ Е.И. Скафа

«22» апреля 2020 г.



**РАБОЧАЯ ПРОГРАММА УЧЕБНОЙ ДИСЦИПЛИНЫ**  
**«АРХИТЕКТУРА ЭВМ И МИКРОКОНТРОЛЛЕРОВ»**

Направление подготовки: **09.03.01 Информатика и вычислительная техника**

Профиль подготовки: **Информатика и вычислительная техника**

Образовательная программа: **бакалавриат**

Квалификация: **академический бакалавр**

Форма обучения: **очная, очно-заочная, заочная, в том числе с ускоренным сроком обучения**

Донецк 2020

УТВЕРЖДАЮ:


 Декан физико-технического факультета  
 Фоменко С.А.

«17» апреля 2020 г.

М.П.

Программа учебной дисциплины **«Архитектура ЭВМ и микроконтроллеров»** составлена на основе Государственного образовательного стандарта высшего профессионального образования (ГОС ВПО) по направлению подготовки 09.03.01 Информатика и вычислительная техника, утверждённого приказом Министерства образования и науки ДНР от «21» января 2016 г. №31»; «Порядка организации учебного процесса в образовательных организациях высшего профессионального образования Донецкой Народной Республики», утверждённого приказом Министерства образования и науки ДНР №1171 от «10» ноября 2017 г.»; учебного плана и основной образовательной программы высшего профессионального образования направления подготовки 09.03.01 Информатика и вычислительная техника, разработанных в ГОУ ВПО «Донецкий национальный университет».

Разработчики:

Старший преподаватель кафедры компьютерных технологий

Старший преподаватель кафедры компьютерных технологий

  


Котенко В.Н.

Котенко Ю.В.

Программа учебной дисциплины утверждена на заседании кафедры компьютерных технологий

Протокол № 12 от «2» апреля 2020 г.

Зав. кафедрой компьютерных технологий



Ермоленко Т.В.

Программа учебной дисциплины одобрена учебно-методической комиссией физико-технического факультета

Протокол № 5 от «15» апреля 2020 г.

Председатель учебно-методической комиссии  
 физико-технического факультета



Котенко В.Н.

## 1. ОБЛАСТЬ ПРИМЕНЕНИЯ И МЕСТО ДИСЦИПЛИНЫ В УЧЕБНОМ ПРОЦЕССЕ

Учебная дисциплина «Архитектура ЭВМ и микроконтроллеров» относится к вариативной части профессионального блока и состоит из двух содержательных модулей: модуль 1 – «Архитектура вычислительной системы», модуль 2 – «Система машинных команд».

Основывается на базе дисциплин: «Дискретная математика», «Основы программирования», «Информатика и информационно-коммуникационные технологии». Является основой для изучения дисциплин: «ЭВМ и периферийные устройства», «Программирование на языках низкого уровня», «Операционные системы».

## 2. СТРУКТУРА ДИСЦИПЛИНЫ

<i>Характеристика учебной дисциплины</i>				
Направление подготовки	09.03.01 Информатика и вычислительная техника			
Профиль	Информатика и вычислительная техника			
Образовательная программа	Бакалавриат			
Квалификация	Академический бакалавр			
Количество содержательных модулей	2			
Дисциплина базовой / вариативной части образовательной программы	Профессиональный блок. Вариативная часть			
Формы контроля (МК, экзамен, зачет)	Модульный контроль, зачёт			
Показатели	очная форма обучения		заочная форма обучения	
	нормат. срок	ускор. срок	нормат. срок	ускор. срок
Количество зачётных единиц (кредитов)	3	3	3	3
Год подготовки	2	1	2	1
Семестр	3	1	3	1
Количество часов	108	108	108	108
- лекционных	36	36	10	10
- практических, семинарских				
- лабораторных	36	36	8	8
- самостоятельной работы	36	36	90	90
в т. ч. индивидуальное задание				
Недельное количество часов, т. ч.	6	6	6	6
аудиторных	4	4	1	1

## 3. ОПИСАНИЕ ДИСЦИПЛИНЫ

### Цели и задачи.

**Цель** – формирование знаний студента о фундаментальных понятиях, общих принципах организации и функционирования современных архитектур ЭВМ и микроконтроллеров, методах и средствах проектирования и создания новых архитектур, формирование умений программирования на машинно-ориентированном уровне.

**Задачи** – усвоение теоретических основ и приобретение практических навыков по сбору и анализу исходных данных для проектирования архитектур ЭВМ и микроконтроллеров; по проектированию архитектур в соответствии с техническим заданием с использованием средств автоматизации проектирования; по применению современных инструментальных средств при разработке низкоуровневых программ на языке ассемблера для программирования аппаратных ресурсов ЭВМ; использованию стандартов и типовых методов контроля и оценки качества программной продукции; составлению отчёта по выполненному заданию.

### **Требования к результатам освоения дисциплины:**

Процесс изучения дисциплины направлен на формирование элементов следующих компетенций в соответствии с ГОС ВПО по данному направлению подготовки (профилю):

#### **а) общекультурных (ОК):**

способность к самоорганизации и самообразованию (ОК-7).

#### **б) общепрофессиональных (ОПК):**

основательная подготовка по математике для использования математического аппарата при решении прикладных и научных задач в области компьютерной инженерии (ОПК-1);

знание современных методов построения и анализа алгоритмов, основ численных методов и умение их использовать на практике (ОПК-4).

#### **в) профессиональных (ПК):**

##### **проектно-конструкторская деятельность:**

знать архитектуру компьютеров, уметь применять их в процессе эксплуатации (ПК-1);

пользоваться методиками использования программных средств для решения практических задач (ПК-2);

использовать и самостоятельно разрабатывать интерфейсы взаимодействия человека и ЭВМ (ПК-3);

знание принципов программирования, средств современных языков программирования, структур данных (ПК-5);

знание архитектуры компьютеров (ПК-6);

##### **проектно-технологическая деятельность:**

знание методологических принципов построения современных компьютерных систем разной организации для высокопродуктивной обработки информации (ПК-12);

знание теоретических (логических и арифметических) основ построения современных компьютеров и умение их использовать при решении профессиональных задач (ПК-13);

знание современных технологий и инструментальных способов разработки сложных программных систем (инженерии программного обеспечения), умение их использовать на всех этапах жизненного цикла программ (ПК-14);

##### **научно-исследовательская деятельность:**

базовые знания научно-методических основ и стандартов в области компьютерной инженерии, проводить эксперимент по проверке корректности решений, рассчитывать экономическую эффективность (ПК-15);

##### **педагогическая деятельность:**

готовить конспекты лекций, проводить повышение квалификации сотрудников (ПК-17);

##### **сервисно-эксплуатационная деятельность:**

инсталлировать, настраивать и сопровождать программное и аппаратное обеспечение информационных и автоматизированных систем (ПК-21).

### **В результате изучения учебной дисциплины студент должен**

#### **Знать:**

- архитектуру современных ЭВМ и микроконтроллеров;
- способы организации и типы вычислительных систем;
- конфигурации современных компьютеров;
- форматы внутренних данных вычислительных систем и способы их представления;
- наборы регистров устройств и их доступность;
- принципы организации памяти в вычислительных системах;
- режимы адресации памяти;
- наборы и форматы машинных команд процессоров.

**Уметь:**

- разбирать и собирать ПЭВМ;
- использовать архитектуру современных компьютеров для обоснования требований к программированию на низком уровне;
- использовать команды процессора при создании низкоуровневых программ на языке ассемблера для программирования аппаратных ресурсов ЭВМ и микроконтроллеров.

**Владеть:**

- навыками разработки элементов низкоуровневого программного обеспечения;
- основами методики конфигурирования вычислительных систем.

#### 4. СОДЕРЖАНИЕ ДИСЦИПЛИНЫ И ФОРМЫ ОРГАНИЗАЦИИ УЧЕБНОГО ПРОЦЕССА

Порядковый номер и тема	Краткое содержание темы
	<i><b>Содержательный модуль 1</b></i>
	<b>Архитектура вычислительной системы</b>
<b>Тема 1.</b> Понятие архитектуры компьютера	Архитектура вычислительной системы. Понятие архитектуры компьютера: микроархитектура, микрокод, архитектура набора команд. Общая структура компьютера. Принципы современной архитектуры компьютеров. История развития архитектуры вычислительных машин.
<b>Тема 2.</b> Принстонская и Гарвардская архитектуры	CISC и RISC процессоры. Принстонская (фон Неймана) архитектура. Гарвардская архитектура. Сравнительная характеристика принстонской и гарвардской архитектур. Характеристики микропроцессоров Intel 4004 (гарвардский тип), Intel 8008 и Intel 8080 (принстонский тип). Основные характеристики процессоров фирмы Intel от процессора 8086 до первых представителей семейства Pentium.
<b>Тема 3.</b> Общие сведения о процессоре Intel. Внутренние регистры	Архитектура x86. Общие сведения о микропроцессоре Intel. Внутренние регистры. Регистры данных. Регистры сегментов. Регистры указателей и индексов. Интерфейс шины. Операционный блок. Параллельное выполнение операций на конвейере микропроцессора. Указатель команд. Флаги.
<b>Тема 4.</b> Организация памяти в архитектуре x86	Организация памяти в архитектуре x86. Реальный режим адресации памяти. Формирование адреса ячейки памяти. Сегменты памяти. Распределение памяти. Адресная шина и шина данных. Область портов ввода-вывода. Прерывания. Типы прерываний. Защищённый режим адресации памяти. Виртуальный режим 8086. Страничная организация памяти.
<b>Тема 5.</b> Типы данных. Форматы машинных команд	Типы данных. Форматы машинных команд: поля метки, мнемокода, операнда и комментария. Псевдооператоры данных: определение идентификаторов, определения данных, определения сегментов и процедур, внешних ссылок, управление трансляцией, псевдооператор управления листингом.
<b>Тема 6.</b> Режимы адресации	Режимы адресации. Регистровая адресация. Непосредственная адресация. Исполнительный адрес. Прямая адресация. Косвенная регистровая адресация. Адресация по базе. Прямая адресация с индексированием. Адресация по базе с индексированием.

	<b>Содержательный модуль 2</b> <b>Система машинных команд</b>
<b>Тема 7.</b> Команды пересылки данных	Мера скорости. Функциональные группы команд. Команды пересылки данных: команды общего назначения, команды ввода-вывода, команды пересылки адреса, команды пересылки флагов.
<b>Тема 8.</b> Арифметические команды	Арифметические команды. Команды сложения, коррекции результатов сложения и инкрементирования. Выполнение вычитания микропроцессором. Команды вычитания, коррекции результатов вычитания и декрементирования. Команда изменения знака. Команда сравнения значения источника и приёмника. Команды умножения чисел без знака и со знаком, коррекции результатов умножения. Команды деления чисел без знака и со знаком, коррекции результатов деления. Команды расширения знака.
<b>Тема 9.</b> Команды передачи управления	Команды передачи управления. Команды безусловной передачи управления. Команды вызова процедуры и возвращения из процедуры. Косвенный вызов процедур. Вложенные процедуры. Команда безусловной передачи управления. Команды условной передачи управления. Совместное применение команд условной передачи управления и команды сравнения. Команды управления циклами.
<b>Тема 10.</b> Команды манипулирования битами	Команды манипулирования битами. Логические команды. Команда поразрядной инверсии. Команда проверки. Команды сдвига. Команды циклического сдвига.
<b>Тема 11.</b> Команды обработки строк	Команды обработки строк. Префиксы повторения. Команды пересылки строк. Замена сегмента. Команды сравнения строк. Проверка результатов сравнения. Команды сканирования строк. Команды загрузки строк. Команды сохранения строк.

Курс дисциплины «Архитектура ЭВМ и микроконтроллеров» предусматривает следующие **формы организации учебного процесса**:

1. лекции;
2. лабораторные занятия;
3. самостоятельная работа студента.

Электронные материалы по всем формам организации учебного процесса размещены на сайте KOTENKO.EU5.NET (<https://sites.google.com/site/kotenko1967/>).

По источнику передачи и восприятия учебной информации используются словесные (лекция, беседа), наглядные (иллюстрация, демонстрация), практические (исследования, упражнения, лабораторные работы) методы.

По характеру познавательной деятельности студентов используются объяснительно-иллюстративные и репродуктивные методы, проблемное преподавание, частично-поисковый и исследовательский методы.

В зависимости от основной дидактической цели и задач используются методы устного изложения знаний, закрепление учебного материала, самостоятельной работы студентов по осмыслению и усвоению нового материала, работы по применению знаний на практике и выработке умений и навыков, проверки и оценки знаний, умений и навыков.

Используются следующие методы контроля:

1. устный контроль (экспресс-опрос на лекциях);
2. проверка конспектов;
3. защита лабораторных работ;
4. проверка самостоятельных работ;
5. модульная контрольная работа (дидактическое тестирование);
6. итоговый тест.

## Тематический план

	Содержательный модуль 1																						
Названия содержательных модулей и тем	Количество часов																						
	Очная форма обучения											Заочная форма обучения											
	Нормативный срок обучения						Ускоренный срок обучения					Нормативный срок обучения						Ускоренный срок обучения					
	всего	В Т.Ч.					всего	В Т.Ч.				всего	В Т.Ч.					всего	В Т.Ч.				
		лекции	практические	лабораторные	самостоятельная работа	индивидуальная работа		лекции	практические	лабораторные	самостоятельная работа		индивидуальная работа	лекции	практические	лабораторные	самостоятельная работа		индивидуальная работа	лекции	практические	лабораторные работы	самостоятельная работа
<i>Тема 1.</i> Понятие архитектуры компьютера	6	2		2	2		6	2		2	2		6	0,5		0,5	5		6	0,5		0,5	5
<i>Тема 2.</i> Принстонская и Гарвардская архитектуры	6	2		2	2		6	2		2	2		6	0,5		0,5	5		6	0,5		0,5	5
<i>Тема 3.</i> Общие сведения о процессоре Intel. Внутренние регистры	12	4		4	4		12	4		4	4		12	1		1	10		12	1		1	10
<i>Тема 4.</i> Организация памяти в архитектуре x86	6	2		2	2		6	2		2	2		6	0,5		0,5	5		6	0,5		0,5	5
<i>Тема 5.</i> Типы данных. Форматы машинных команд	12	4		4	4		12	4		4	4		12	1		1	10		12	1		1	10
<i>Тема 6.</i> Режимы адресации	12	4		4	4		12	4		4	4		12	1		1	10		12	1		1	10
<i>Итого содержательному модулю 1</i>	54	18		18	18		54	18		18	18		54	4,5		4,5	45		54	4,5		4,5	45

	Содержательный модуль 2																							
Названия содержательных модулей и тем	Количество часов																							
	Очная форма												Заочная форма											
	Нормативный срок обучения						Ускоренный срок обучения						Нормативный срок обучения						Ускоренный срок обучения					
	всего	В Т.Ч.					всего	В Т.Ч.					всего	В Т.Ч.					всего	В Т.Ч.				
		лекции	практические	лабораторные	самостоятельная работа	индивидуальная работа		лекции	практические	лабораторные	самостоятельная работа	индивидуальная работа		лекции	практические	лабораторные	самостоятельная работа	индивидуальная работа		лекции	практические	лабораторные работы	самостоятельная работа	
Тема 7. Команды пересылки данных	12	4		4	4		12	4		4	4		12	1		1	10		12	1		1	10	
Тема 8. Арифметические команды	18	6		6	6		18	6		6	6		18	1,5		1,5	15		18	1,5		1,5	15	
Тема 9. Команды передачи управления	12	4		4	4		12	4		4	4		12	1		1	10		12	1		1	10	
Тема 10. Команды манипулирования битами	6	2		2	2		6	2		2	2		6	0,5		0,5	5		6	0,5		0,5	5	
Тема 11. Команды обработки строк	6	2		2	2		6	2		2	2		6	0,5		0,5	5		6	0,5		0,5	5	
Итого по содержательному модулю 2	54	18		18	18		54	18		18	18		54	4,5		4,5	45		54	4,5		4,5	45	
Всего часов	108	36		36	36		108	36		36	36		108	9		9	90		108	9		9	90	



## 5. МЕТОДИЧЕСКИЕ РЕКОМЕНДАЦИИ ДЛЯ ПРОВЕДЕНИЯ ЛЕКЦИОННЫХ, ПРАКТИЧЕСКИХ И ЛАБОРАТОРНЫХ ЗАНЯТИЙ

### Темы лекционных занятий

<i>№ n/n</i>	<i>Название темы</i>	<i>Количество часов</i>
1.	Понятие архитектуры компьютера	2
2.	Принстонская и Гарвардская архитектуры	2
3.	Общие сведения о процессоре Intel. Внутренние регистры	4
4.	Организация памяти в архитектуре x86	2
5.	Типы данных. Форматы машинных команд	4
6.	Режимы адресации	4
7.	Команды пересылки данных	4
8.	Арифметические команды	6
9.	Команды передачи управления	4
10.	Команды манипулирования битами	2
11.	Команды обработки строк	2
	<b>ВСЕГО</b>	<b>36</b>

### Темы лабораторных занятий

<i>№ n/n</i>	<i>Название темы</i>	<i>Количество часов</i>
1.	Системы счисления	2
2.	Определение данных. Структура программы на языке Ассемблер	6
3.	Команды общего назначения. Команды арифметики	6
4.	Программирование задач с разветвлением. Описание и вызов процедур	4
5.	Программирование задач с циклами	4
6.	Команды манипулирования битами	6
7.	Команды обработки строк и таблиц	6
8.	Сборка и разборка компьютера	2
	<b>ВСЕГО</b>	<b>36</b>

## 6. МЕТОДИЧЕСКИЕ РЕКОМЕНДАЦИИ ПО ОРГАНИЗАЦИИ САМОСТОЯТЕЛЬНОЙ РАБОТЫ СТУДЕНТОВ

### Организация самостоятельной работы студентов

Самостоятельная работа студентов по курсу «Архитектура ЭВМ и микроконтроллеров» предусматривает:

- систематическое посещение лекционных занятий, ведение конспекта лекций;
- повседневное изучение лекционного материала и содержания технической литературы, рекомендуемые этой программой и рабочим учебным планом;

- добросовестную подготовку к лабораторным занятиям;
- самостоятельную разработку алгоритмов и текстов программ лабораторных работ.
- своевременное и качественное оформление отчётов по лабораторным работам.

<b>№ п/п</b>	<b>Название темы</b>	<b>Количество часов</b>
1.	Понятие архитектуры компьютера	2
2.	Принстонская и Гарвардская архитектуры	2
3.	Общие сведения о процессоре Intel. Внутренние регистры	4
4.	Организация памяти в архитектуре x86	2
5.	Типы данных. Форматы машинных команд	4
6.	Режимы адресации	4
7.	Команды пересылки данных	4
8.	Арифметические команды	6
9.	Команды передачи управления	4
10.	Команды манипулирования битами	2
11.	Команды обработки строк	2
	<b>ВСЕГО</b>	<b>36</b>

## 7. ИНДИВИДУАЛЬНЫЕ ЗАДАНИЯ

Индивидуальные задания предусмотрены к каждой теме и полностью приведены в учебно-методическом пособии «Архитектура ЭВМ и микроконтроллеров».

Ниже приводится по одному примеру индивидуального задания из каждой темы:

1. Осуществить перевод чисел, заданных в десятичной, шестнадцатеричной и двоичной системах счисления, в каждую из этих систем (отрицательные числа представить дополнительным кодом) и выполнить вычисления в соответствии с данными таблицы 1.5.

Таблица 1.5 – Задания по вариантам

№ варианта	Десятичная	Шестнадцатеричная	Двоичная
1	12516 – 1529 1250 – 9999	B12C 214BF1 B10B + 6BF7	0101011011110011 01110011110000001 – – 0101101101010110

2. Представить в памяти ЭВМ шестнадцатеричными цифрами результаты трансляции следующих операторов. N – варианта соответствует номеру студента в журнале преподавателя.

A101 DB ?

A102 DB 'COMPUTER SYSTEM'

A103 DB 10

A104 DB 20H

A105 DB 01110110B

A106 DB 01,'FEB',02,'MAR',03,'JUN'

A107 DB '42755'

A108 DB 10 DUP(0)

B101 DW 0FFF0H

B102 DW 01010110B

B103 DW A103

B104 DW 3,4,6,8,9  
 B105 DW 5 DUP(0)  
 C101 DD ?  
 C102 DD 'AT'  
 C103 DD 32501  
 C104 DD A103-A102  
 C105 DD 14,48  
 D101 DQ ?  
 D102 DQ 04D48H  
 D103 DQ 32501  
 E101 DT ?  
 E102 DT 'XT'

3. Выполнить вычисление выражений в соответствии с номером варианта:

$$a) \quad x = \frac{1980 - 1955}{5} \times 2 + 10 + 586$$

$$b) \quad y = \frac{2215 - 215}{21 + 39 - 10} \times \frac{440 - 40 + 20}{200 + 10}$$

4. *Задание №1.* Написать программу, которая определяет в слове 45AFH содержимое разрядов  $i$  и  $i + 1$  и формирует число  $K$  в виде:

0, если  $i = 0$  и  $i + 1 = 0$

$K = 1$ , если  $i = 0$  и  $i + 1 = 1$

2, если  $i = 1$  и  $i + 1 = 0$

3, если  $i = 1$  и  $i + 1 = 1$ ,

где  $i$  – номер варианта.

*Задание №2.* Написать программу, основная часть которой выполняет следующие действия:

1) передает через стек параметры в первую процедуру:  $Z = A + B$ ,  $X1$ ,  $X2$ .

2) вычисляет значение выражения  $Y1 = (A1 - A2) / 4$  и передает его во вторую процедуру.

3) первая процедура возвращает в основную программу значение переменной  $Y$ , вычисляющееся по формуле  $Y = X1 + X2$ , если  $Z > 1$  или  $Y = -(X1 + X2)$ , если  $Z \leq 1$ .

4) вторая процедура возвращает в основную программу  $Y2 = 122$ , если  $Y1 = 0$  или  $Y2 = -122$ , если  $Y1 \neq 0$ .

5. Написать программу на языке Ассемблер для вычисления значения определенного интеграла по методу прямоугольников.

№	Подынтегральная функция. $f(x)$	Промежуток интегрирования $[a;b]$	Количество разбиений	Значение первообразной для проверки
1	$1 - x + \frac{x^3}{3}$	$[-1;1]$	50	$x - \frac{x^2}{2} + \frac{x^4}{12}$

6. Выполнить задание в соответствии с номером варианта и вывести полученный результат на экран, используя функцию №2 прерывания 21h:

Подсчитать максимальную длину цепочки, состоящую из нулей, в элементе данных, определенного директивой DT

7. Выполнить поиск элемента в таблице, которую необходимо построить в соответствии с приведенным ниже номером варианта. Найденную строку выдать на экран. Количество строк таблицы равно 10:

По высоте над уровнем моря определить название горы.

8. Осуществить разборку и сборку персональной ЭВМ.

## 8. КОНТРОЛЬНЫЕ ВОПРОСЫ К ПРОМЕЖУТОЧНОЙ АТТЕСТАЦИИ

1. Понятие архитектуры компьютера: микроархитектура, микрокод, архитектура набора команд.

2. CISC и RISC процессоры. Принстонская (фон Неймана) и Гарвардская архитектуры. Сравнительная характеристика архитектур.

3. Архитектура x86. Внутренние регистры. Регистры данных. Регистры сегментов. Регистры указателей и индексов.

4. Интерфейс шины. Операционный блок. Параллельное выполнение операций на конвейере микропроцессора. Указатель команд. Флаги.

5. Организация памяти в архитектуре x86. Реальный режим адресации памяти. Формирование адреса ячейки памяти. Сегменты памяти. Распределение памяти.

6. Адресная шина и шина данных. Область портов ввода-вывода. Прерывания. Типы прерываний. Защищенный режим адресации памяти. Виртуальный режим 8086. Страничная организация памяти.

7. Типы данных. Форматы машинных команд.

8. Псевдооператоры данных: определение идентификаторов, определения данных, определения сегментов и процедур, внешних ссылок, управление трансляцией, псевдооператор управления листингом.

9. Режимы адресации. Регистровая адресация. Непосредственная адресация. Исполнительный адрес. Прямая адресация.

10. Режимы адресации. Косвенная регистровая адресация. Адресация по базе. Прямая адресация с индексированием. Адресация по базе с индексированием.

11. Мера скорости. Функциональные группы команд. Команды пересылки данных.

12. Арифметические команды. Команды сложения, коррекции результатов сложения и инкрементирования.

13. Выполнение вычитания микропроцессором. Команды вычитания, коррекции результатов вычитания и декрементирования. Команда изменения знака.

14. Команда сравнения значения источника и приёмника.

15. Команды умножения чисел без знака и со знаком, коррекции результатов умножения.

16. Команды деления чисел без знака и со знаком, коррекции результатов деления. Команды расширения знака.

17. Команды вызова процедуры и возвращения из процедуры. Косвенный вызов процедур. Вложенные процедуры.

18. Команда безусловной передачи управления. Команды условной передачи управления. Совместное применение команд условной передачи управления и команды сравнения.

19. Команды управления циклами.

20. Команды манипулирования битами. Логические команды. Команда поразрядной инверсии. Команда проверки.

21. Команды сдвига. Команды циклического сдвига.

22. Команды обработки строк. Префиксы повторения. Команды пересылки строк. Замена сегмента.

23. Команды сравнения строк. Проверка результатов сравнения.

24. Команды сканирования строк.

25. Команды загрузки и сохранения строк.

## 9. ОБРАЗЕЦ МОДУЛЬНОГО КОНТРОЛЯ

ГОУ ВПО «Донецкий национальный университет»  
Физико-технический факультет

Направление подготовки 09.03.01 «Информатика и вычислительная техника»  
Программа подготовки бакалавриат  
Семестр 3  
Учебная дисциплина Архитектура ЭВМ и микроконтроллеров

### МОДУЛЬНАЯ КОНТРОЛЬНАЯ РАБОТА ВАРИАНТ №1

1. Определите символьную строку с именем VICTORY и значением 93.
2. Какой из регистров восьмиразрядный? CX, BL, BP, IP, CS.
3. Какой регистр содержит смещение в сегменте стека?
4. Представить в памяти ЭВМ шестнадцатеричными числами результаты трансляции следующих операторов (адреса и данные):  

```
POLE DW 7H
      DD 25
      DB '9'
```
5. Представить в памяти ЭВМ шестнадцатеричными числами результаты трансляции следующих операторов (адреса и данные):  

```
POLE DQ 38
      DW 56
      DB '53'
```
6. Представить в памяти ЭВМ шестнадцатеричными числами результаты трансляции следующих операторов (адреса и данные):  

```
STACK DD 1110B
      DW 39
      DQ 73
```
7. Чему будут равны флаги CF, ZF, SF после выполнения следующего фрагмента ассемблерного кода?  

```
POLE DB 7
.....
MOV AL, POLE
SUB AL, 7
```
8. Чему будут равны флаги CF, ZF, SF после выполнения следующего фрагмента ассемблерного кода?  

```
POLE DB 5
.....
MOV AL, POLE
SUB AL, 7
```
9. Какой шестнадцатеричный код будет содержаться в регистре AX, после выполнения следующего фрагмента ассемблерного кода?  

```
MOV AX, 43H
```

```
MOV BL,7
IDIV BL
```

10. Какой шестнадцатеричный код будет содержаться в регистре DX, после выполнения следующего фрагмента ассемблерного кода

```
MOV AX,53
MOV DX,12
CWD
MOV BX,14
IDIV BX
```

11. Какой шестнадцатеричный код будет содержаться в регистре AL, после выполнения следующего фрагмента ассемблерного кода?

```
MOV AL,110B
MOV BL,10B
IMUL BL
```

12. Какой шестнадцатеричный код будет содержаться в регистре AX, после выполнения следующего фрагмента ассемблерного кода?

```
MOV AX,29H
MOV BX,15H
IMUL BX
```

Утверждено на заседании кафедры компьютерных технологий,  
протокол № 12 от «2» апреля 2020 г.

Заведующий кафедрой  
Преподаватель

Ермоленко Т.В.  
Котенко В.Н.

#### Критерии оценивания модульного контроля

<i>Номер задания</i>	<i>Количество баллов</i>
1	1
2	1
3	1
4	2
5	2
6	2
7	2
8	2
9	3
10	3
11	3
12	3
<b>Всего</b>	<b>25</b>

#### 10. ОБРАЗЕЦ ЭКЗАМЕНАЦИОННОГО БИЛЕТА

Экзамен не предусмотрен программой

## 11. ОБРАЗЕЦ ТЕСТОВОГО ЗАДАНИЯ

ГОУ ВПО «Донецкий национальный университет»

Физико-технический факультет

Направление подготовки 09.03.01 «Информатика и вычислительная техника»

Программа подготовки бакалавриат

Семестр 3

Учебная дисциплина Архитектура ЭВМ и микроконтроллеров

### ТЕСТОВОЕ ЗАДАНИЕ НА МОДУЛЬНУЮ РАБОТУ №2

#### ВАРИАНТ №1

1. Чему будет равно содержимое регистра al после выполнения команд?  
 mov al, 35                      test al, 20H

.....  
 1) 20H      2) 23H                      3) 0                      4) 02H                      5) 1

2. Чему будет равно содержимое регистра bx после выполнения команд?  
 mov bx, 53                      and bx, 16

.....  
 1) 10H                      2) 20H                      3) 0053                      4) 0010H                      5) 1200H

3. Чему будет равно содержимое регистра cl после выполнения команд?  
 mov cl, 10                      and cl, 3                      add cl, 12H

.....  
 1) 20H      2) 10                      3) 14H                      4) 40H                      5) 10H

4. Чему будет равно содержимое регистра dh после выполнения команд?  
 mov dh, 15H                      test dh, 5                      add dh, 0AH

.....  
 1) 1FH      2) 10H                      3) 15H                      4) 11H                      5) 0AH

5. Чему будет равно содержимое регистра cx после выполнения команд?  
 mov cx, 1011b                      and cx, 0AH                      sub cx, 2

.....  
 1) 0BH      2) 0005H                      3) 0015H                      4) 11H                      5) 0008H

6. Какое значение будет на вершухе стека после выполнения команд?  
 mov ax, 15    mov dx, 10    cwd    push bx    push ax    push cx    pop ax

.....  
 1) 0008H      2) 000FH                      3) 05H                      4) 0010H                      5) 10H

7. Какое значение будет на вершухе стека после выполнения команд?  
 mov bx, 10H    mov cx, 10    push cx    push bx    pop cx

.....  
 1) 0100H      2) 10H                      3) 000AH                      4) 1000H                      5) 0H

8. Какое значение будет в регистре dx после выполнения команд?  
 mov dx, 10H    mov ax, 15    cwd    push dx    pop dx

.....  
 1) 10                      2) 0015H                      3) 0010H                      4) 1000H                      5) 0000H

9. Какое значение будет в регистре ax после выполнения команд?  
 mov ax, 20H    mov bx, 15    cwd    push bx    push ax    pop bx    pop ax

.....  
 1) 0F00H      2) 0020H                      3) 0015                      4) 000FH                      5) 0000H

10. Какое значение будет в регистре bh после выполнения команд?  
 mov ax, 108H    mov bx, 9H    push bx    push ax    pop bx    pop ax

.....  
 1) 0001H    2) 09H                      3) 01H                      4) 0000H    5) 18H

11. Какой значение будет в регистре AX после возврата из процедуры PR?

mov ax, 10                      push ax                      call pr                      mov bx, ax

```

      ....
pr    proc  near
      pop  ax
      push ax
      ret
      pr    endp

```

1) 000AH    2) 000FH    3) 0AF00H    4) 0010    5) код смещения команды MOV BX, AX.

12. Какой значение будет в регистре AX после возврата из процедуры PR?

mov ax, 10                      push ax                      call pr                      mov bx, ax

```

      ....
pr:   proc  near
      pop  bx
      pop  ax
      push bx
      ret
      pr    endp

```

1) AF00H    2) 000FH    3) 000AH    4) 0010H    5) код смещения команды MOV BX, AX.

13. Какой значение будет в регистре AX после возврата из процедуры PR?

mov ax, 10    mov bx, 0ah    push bx    push ax    call pr    mov bx, ax

```

      ....
pr:   proc  near
      pop  cx
      pop  ax
      push cx
      ret
      pr    endp

```

1) 001A    2) 000AH    3) AF00H    4) 0010H    5) код смещения команды MOV BX, AX.

14. Какой значение будет в регистре AX после возврата из процедуры PR?

mov ax, 10    call pr    mov bx, ax

```

      ....
pr:   proc  near
      pop  bx
      mov  ax, 15
      push bx
      ret

```

1) 000AH    2) 0F00H    3) 00AFH    4) 000FH    5) код смещения команды MOV BX, AX.

15. Какой значение будет в регистре AX после возврата из процедуры PR?

mov ax, 10    push ax    call pr    mov bx, ax

```

      ....
pr    proc  near
      pop  bx
      pop  cx
      mov  ax, cx
      push bx
      ret
      pr    endp

```

1) 0010H    2) 000AH    3) AF00H    4) F000    5) код смещения команды MOV BX, AX



Утверждено на заседании кафедры компьютерных технологий,  
протокол № 12 от «2» апреля 2020 г.

Заведующий кафедрой  
Преподаватель

Ермоленко Т.В.  
Котенко В.Н.

### Критерии оценивания тестового задания

<i>Номер задания</i>	<i>Количество баллов</i>
1	2
2	2
3	2
4	2
5	2
6	2
7	2
8	2
9	2
10	2
11	2
12	2
13	2
14	2
15	2
<b><i>Всего</i></b>	<b>30</b>

## 12. КРИТЕРИИ ОЦЕНИВАНИЯ

### *Распределение баллов, которые могут получить студенты в процессе изучения дисциплины*

	Содержательный модуль №1							Содержательный модуль №2						Всего	
	Лабораторные работы				Конс-пект	Мод. контр. работа	Всего С.М. №1	Лабораторные работы				Конс-пект	Мод. контр. работа		Всего С.М. №2
	№1	№2	№3	№4				№5	№6	№7	№8				
Макс. балл	3	5	5	7	5	25	50	4	4	4	3	5	30	50	100

Согласно модульному принципу организации учебного процесса содержание дисциплины «Архитектура ЭВМ и микроконтроллеров» включает в себя два зачётных модуля. Каждый зачётный модуль состоит из теоретического материала и лабораторных работ, выполнение которых требует овладения теорией в указанном в модуле объёме.

Оценка знаний студентов проводится по 100-балльной шкале согласно следующим критериям:

К первому модульному контролю студент должен защитить 4 лабораторные работы. За первую лабораторную работу студент может получить 3 балла, за вторую и

*третью* – 5 баллов, за *четвёртую* лабораторную работу студент может получить 7 баллов. В 5 баллов оценивается ведение конспекта лекций.

На первом модульном контроле студент имеет возможность получить 25 баллов, ответив правильно на 12 тестовых вопросов. Первые три вопроса оцениваются в 1 балл, четвёртый – восьмой вопросы – в 2 балла, 9 – 12 вопросы – в 3 балла.

Ко второму модульному контролю студент должен защитить 4 лабораторные работы. За пятую, шестую и седьмую лабораторные работы студент может получить по 4 балла. За восьмую лабораторную работу студент может получить 3 балла. В 5 баллов оценивается ведение конспекта лекций.

На втором модульном контроле студент имеет возможность получить 30 баллов, ответив правильно на 15 тестовых вопросов, каждый из которых оценивается в 2 балла.

Оценка за овладение студентами материала курса выставляется по следующим критериям:

– Оценку «отлично» заслуживает студент, который обнаружил глубокие знания при ответах на теоретические вопросы по темам курса, а также выполнил практические задания в полном объёме и набрал более 90 баллов.

– Оценку «хорошо» заслуживает студент, сделавший ошибки в теоретических или практических ответах, которые могут быть интерпретированы как малосущественные для вопросов, которые рассматривались. Студент должен набрать более 75 баллов.

– Оценку «удовлетворительно» заслуживает студент, который выполнил задания неполно и с ошибками, но при этом набрал более 60 баллов.

– Оценку «неудовлетворительно» заслуживает студент, который не выполнил большинства теоретических и практических задач и набрал менее 60 баллов.

### ***Шкала соответствия баллов национальной шкале***

<b>Оценка по шкале ECTS</b>	<b>Оценка по 100-балльной шкале</b>	<b>Оценка по государственной шкале (экзамен, дифференцированный зачет)</b>	<b>Оценка по государственной шкале (зачет)</b>
<b>A</b>	90-100	5 (отлично)	зачтено
<b>B</b>	80-89	4 (хорошо)	зачтено
<b>C</b>	75-79	4 (хорошо)	зачтено
<b>D</b>	70-74	3 (удовлетворительно)	зачтено
<b>E</b>	60-69	3 (удовлетворительно)	зачтено
<b>FX</b>	35-59	2 (неудовлетворительно) с возможностью повторной сдачи	не зачтено
<b>F</b>	0-34	2 (неудовлетворительно) с возможностью повторной сдачи при условии обязательного набора дополнительных баллов	не зачтено

## **13. МАТЕРИАЛЬНО-ТЕХНИЧЕСКОЕ ОБЕСПЕЧЕНИЕ УЧЕБНОГО ПРОЦЕССА**

Лекционные занятия проводятся в аудитории, оснащенной мультимедийной техникой и доской.

Лабораторные занятия проводятся в компьютерном классе, оборудованном компьютерами с лицензионным программным обеспечением, доступом к сети Интернет, столами и доской.

#### 14. РЕКОМЕНДОВАННАЯ ЛИТЕРАТУРА

№ п/п	Наименование	Кол-во экземпляров в библиотеке ДонНУ	Наличие электронной версии в ЭБС
<i>Основная литература</i>			
1.	Котенко, В. Н. Архитектура ЭВМ: учебное пособие / В. Н. Котенко; ГОУ ВПО "Донецкий национальный университет", Кафедра компьютерных технологий. – Донецк: ГОУ ВПО «ДонНУ», 2020. – 250 с.	100	Да
2.	Котенко, В. Н. Архитектура ЭВМ и микроконтроллеров: учебно-методическое пособие / В. Н. Котенко, Ю. В. Котенко; ГОУ ВПО "Донецкий национальный университет", Кафедра компьютерных технологий. – Донецк: ГОУ ВПО «ДонНУ», 2019. – 84 с	100	Да
<i>Дополнительная литература</i>			
3.	Бройдо, В. Л. Архитектура ЭВМ и систем: Учебник для студентов вузов по специальности «Информационные системы» / В. Л. Бройдо, О. П. Ильина. – СПб.: Питер, 2019. - 720 с.	62	Да

#### 15. ИНФОРМАЦИОННЫЕ РЕСУРСЫ

1. Котенко В. Н. Лекции по дисциплине «Архитектура ЭВМ и микроконтроллеров»  
URL: [https://sites.google.com/site/kotenko1967/3\\_arhitektura-komputerov/2\\_lekcii-arhitekt\\_komp](https://sites.google.com/site/kotenko1967/3_arhitektura-komputerov/2_lekcii-arhitekt_komp)  
(дата обращения 05.03.2020 г.)

2. Котенко В. Н. Лабораторные работы по дисциплине «Архитектура ЭВМ и микроконтроллеров»  
URL: [https://sites.google.com/site/kotenko1967/3\\_arhitektura-komputerov/3\\_laboratornye-raboty-arhitekt\\_komp](https://sites.google.com/site/kotenko1967/3_arhitektura-komputerov/3_laboratornye-raboty-arhitekt_komp) (дата обращения 05.03.2020 г.)

3. Котенко В.Н. Архитектура ЭВМ и микроконтроллеров. Дистанционный курс в системе Moodle. URL: <http://dl.donnu.ru/course/info.php?id=76> (дата обращения 05.03.2020 г.)

4. Котенко В.Н. Группа ВКонтакте. [https://vk.com/arhitektura\\_evm](https://vk.com/arhitektura_evm)

5. Котенко В.Н. Облако Mail.ru. <https://cloud.mail.ru/public/3rqy/5Q228H4J6>

6. Таненбаум Э. Архитектура компьютера.  
URL: <http://padabum.com/d.php?id=85206> (дата обращения 05.03.2020 г.)

7. Аблязов Р. 3. Программирование на ассемблере на платформе x86-64  
URL: [https://codernet.ru/books/assembler/programmirovanie\\_na\\_assemblere\\_na\\_platforme\\_x86\\_64/](https://codernet.ru/books/assembler/programmirovanie_na_assemblere_na_platforme_x86_64/)  
(дата обращения 05.03.2020 г.)

8. Юров В. И. Assembler  
URL: [http://publ.lib.ru/ARCHIVES/U/"Uchebnik\\_dlya\\_vuzov"/\\_UdV".html](http://publ.lib.ru/ARCHIVES/U/)  
(дата обращения 05.03.2020 г.)

9. Абель П. Язык Ассемблера для IBM PC и программирования  
URL: [http://publ.lib.ru/ARCHIVES/A/ABEL'\\_Piter/\\_Abel'\\_P..html](http://publ.lib.ru/ARCHIVES/A/ABEL'_Piter/_Abel'_P..html) (дата обращения 05.03.2020 г.)

10. Скэнлон Л. Персональные ЭВМ IBM PC и XT. Программирование на языке ассемблера  
URL: [http://publ.lib.ru/ARCHIVES/S/SKENLON\\_Leo\\_Djon/\\_Skenlon\\_L.Dj..html](http://publ.lib.ru/ARCHIVES/S/SKENLON_Leo_Djon/_Skenlon_L.Dj..html)  
(дата обращения 05.03.2020 г.)

11. Алексеев Е.Г. Архитектура ЭВМ / Е. Г. Алексеев, С.Д. Богатырев  
URL: <http://inf.e-alekseev.ru/text/Arhit.html> (дата обращения 05.03.2020 г.)

## 16. ПРОГРАММНОЕ ОБЕСПЕЧЕНИЕ

1. Microsoft Visual Studio 2015 или более старших версий.
2. Microsoft Macro Assembler версии 6.15 или более старших версий.
3. Visual Assembler 1.0 или более старших версий.
4. Эмулятор DosBox версии 0.74 или более старших версий.
5. Транслятор Tasm.exe
6. Редактор связей Tlink.exe

Рабочая программа рассмотрена и переутверждена на заседании кафедры компьютерных технологий с изменениями (без изменений) на 2020 год.

Протокол № 12 от «2» апреля 2020 г.

Заведующий кафедрой

Ермоленко Т.В.

Рабочая программа рассмотрена и переутверждена на заседании кафедры компьютерных технологий с изменениями (без изменений) на 2021 год.

Протокол № \_\_\_\_ от «\_\_\_\_» \_\_\_\_\_ 2021 г.

Заведующий кафедрой

Рабочая программа рассмотрена и переутверждена на заседании кафедры компьютерных технологий с изменениями (без изменений) на 2022 год.

Протокол № \_\_\_\_ от «\_\_\_\_» \_\_\_\_\_ 2022 г.

Заведующий кафедрой

Рабочая программа рассмотрена и переутверждена на заседании кафедры компьютерных технологий с изменениями (без изменений) на 2023 год.

Протокол № \_\_\_\_ от «\_\_\_\_» \_\_\_\_\_ 2023 г.

Заведующий кафедрой